

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑪ **DE 3207 120 A1**

⑤1 Int. Cl. 3:
G06F 11/32

②1 Aktenzeichen: P 32 07 120.5
②2 Anmeldetag: 27. 2. 82
④3 Offenlegungstag: 8. 9. 83

DE 3207 120 A1

⑦1 Anmelder:

Felten & Guillaume Fernmeldeanlagen GmbH, 8500
Nürnberg, DE

⑦2 Erfinder:

Weber, Eckhard, Dipl.Ing., 8501 Heroldsberg, DE;
Höflinger, Jürgen, Dipl.Ing., 8505 Röthenbach, DE

Verbindungszeichen

⑤4 Überwachungsschaltung für einen Mikrocomputer

Bei einer Überwachungsschaltung für einen Mikrocomputer werden im Fehlerfall automatisch Rücksetzversuche beim Mikrocomputer unternommen. Treten innerhalb einer vorgegebenen Zeit mehrere Fehler auf, wird gleichzeitig ein Fehler angezeigt. Die Fehleranzeige wird sofort gelöscht, wenn ein Rücksetzversuch erfolgreich war. (32 07 120)

27.02.82

3207120

TE KA DE Felten & Guillaume
Fernmeldeanlagen GmbH

26.02.1982
P 82532

Patentansprüche

1. Überwachungsschaltung mit einem ersten und einem zweiten Zeitgeber (Z1, Z2) für einen Mikrocomputer (MC), der Prüfpulse an die Überwachungsschaltung abgibt, wobei der zeitliche Abstand zweier aufeinanderfolgender Prüfpulse bei störungsfreiem Betrieb einen vorgegebenen Wert nicht überschreitet, gekennzeichnet durch folgende Merkmale:
- 5
- a) Jeder Prüfpuls des Mikrocomputers (MC) startet den ersten Zeitgeber (Z1) erneut,
- 10
- b) nach Ablauf der am ersten Zeitgeber (Z1) eingestellten Zeit, die mindestens so groß wie der vorgegebene zeitliche Abstand zweier aufeinanderfolgender Prüfpulse ist, startet der erste Zeitgeber (Z1) sich selbst erneut, gibt gleichzeitig
- 15
- einen Rücksetzpuls an den Mikrocomputer (MC) und startet außerdem den zweiten Zeitgeber (Z2),
- c) wenn der zweite Zeitgeber (Z2) gestartet ist, bewirkt ein Rücksetzpuls an den Mikrocomputer (MC) eine Fehleranzeige, während ein Prüfpuls
- 20
- vom Mikrocomputer (MC) die Fehleranzeige löscht,
- d) der zweite Zeitgeber (Z2) setzt sich selbst zurück, wenn die an ihm eingestellte Zeit abgelaufen ist,
- e) die am zweiten Zeitgeber (Z2) eingestellte Zeit ist größer als die am ersten Zeitgeber (Z1) eingestellte Zeit.
- 25

-9/1.

2. Überwachungsschaltung nach Anspruch 1, dadurch gekennzeichnet, daß der gestartete zweite Zeitgeber (Z2) durch jeden Rücksetzimpuls, den der erste Zeitgeber (Z1) an den Mikrocomputer (MC) gibt, angehalten und durch jeden Prüfimpuls vom Mikrocomputer (MC) freigegeben wird.
3. Überwachungsschaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß der erste Zeitgeber (Z1) ein erstes und ein zweites Flip-Flop (FF1, FF2) taktet, daß das zweite Flip-Flop (FF2) vom ersten Flip-Flop (FF1) gesteuert wird, daß das erste Flip-Flop (FF1) vom zweiten Zeitgeber (Z2) zurückgesetzt wird, während das zweite Flip-Flop (FF2) durch die Prüfimpulse des Mikrocomputers (MC) zurückgesetzt wird und daß das zweite Flip-Flop (FF2) das Anhalten und Freigeben des zweiten Zeitgebers (Z2) steuert.
4. Überwachungsschaltung nach Anspruch 1, 2 oder 3, dadurch gekennzeichnet, daß als Zeitgeber Zähler vorgesehen sind.
5. Überwachungsschaltung nach Anspruch 4, dadurch gekennzeichnet, daß der Prüfausgang (P) des Mikrocomputers (MC) mit dem ersten Eingang eines ODER-Gatters (O) verbunden ist, dessen Ausgang mit dem Rücksetzeingang eines ersten Zählers (Z1) verbunden ist, daß der Rücksetzausgang (RESOUT) des Mikrocomputers (MC), über den er an seinem Rücksetzeingang (RESIN) empfangene Rücksetzimpulse durch Impulse quittiert, mit dem zweiten Eingang des ODER-Gatters (O) verbunden ist, daß der Ausgang des ersten Zählers (Z1) sowohl mit dem Rücksetzeingang (RESIN) des Mikrocomputers (MC) als

27.02.82

3207120

-19/3.

- 5 auch mit dem Takteingang eines ersten und eines
zweiten Flip-Flops (FF1, FF2) verbunden ist, daß der
Dateneingang des ersten Flip-Flops (FF1) auf logisch
"1" liegt, während sein Setzeingang auf logisch "0"
liegt, daß der Rücksetzeingang des ersten Flip-
Flops (FF1) mit dem Ausgang und sein \bar{Q} -Ausgang mit
dem Rücksetzeingang eines zweiten Zählers (Z2) ver-
bunden ist, daß der Q-Ausgang des ersten Flip-Flops
10 (FF1) mit dem Dateneingang des zweiten Flip-Flops
(FF2) verbunden ist, daß der Setzeingang des zweiten
Flip-Flops (FF2) auf logisch "0" liegt, daß sein
Rücksetzeingang mit dem Prüfausgang (P) des Mikro-
computers (MC) verbunden ist, daß der \bar{Q} -Ausgang des
15 zweiten Flip-Flops (FF2) mit dem Enable-Eingang
des zweiten Zählers (Z2) verbunden ist, daß der Aus-
gang eines Taktgebers (TG) mit dem Takteingang des
ersten Zählers (Z1) und über einen Teiler (T) mit
dem Takteingang des zweiten Zählers (Z2) verbunden
ist.
- 20 6. Überwachungsschaltung nach Anspruch 5, dadurch ge-
kennzeichnet, daß das Signal am Q-Ausgang des
zweiten Flip-Flops (FF2) der Anzeige eines Fehlers
dient.

Überwachungsschaltung für einen Mikrocomputer

Die Erfindung betrifft eine Überwachungsschaltung für einen Mikrocomputer, der Prüfpulse an die Überwachungsschaltung abgibt, wobei der zeitliche Abstand zweier aufeinanderfolgender Prüfpulse bei störungsfreiem Betrieb des Mikrocomputers einen vorgegebenen Wert nicht überschreitet.

In Elektronik 1980, Heft 4 ist auf Seite 92 - 94 in dem Aufsatz "Watch-dog-Schaltungen erkennen µP-Systemstörungen" eine Überwachungsschaltung der eingangs genannten Art beschrieben. Als einfache Möglichkeit eine Watch-dog-Schaltung zu realisieren, wird ein Zeitgeber vorgeschlagen, der mit dem System - Reset gestartet und vom Programm des Mikrocomputers im fehlerfreien Betrieb vor Ablauf der eingestellten Zeit zurückgestellt und erneut gestartet wird. Treten jedoch im Mikrocomputer Fehler auf, so wird der Zeitgeber nicht nach Ablauf der eingestellten Zeit durch das Programm zurückgesetzt und kann somit durch ein Signal die Fehlfunktion anzeigen.

Im Bild 1 auf Seite 93 der genannten Literaturstelle ist eine Überwachungsschaltung mit zwei Zeitgebern gezeigt, die jeweils aus einem retriggerbaren Monoflop mit RC-Glied aufgebaut sind. Solange keine Fehler auftreten, wird der erste Zeitgeber jedesmal zurückgesetzt, bevor die mittels des RC-Gliedes eingestellte Zeit t_1 abgelaufen ist. Sobald jedoch der Mikrocomputer nicht mehr fehlerfrei arbeitet, wird der erste Zeitgeber nach Ablauf der Zeit t_1 nicht zurückgestellt. Er gibt darauf

27.00.82

3207120

- 2 - 5

ein Restart-Signal an den Mikrocomputer und startet gleichzeitig mit einem weiteren Signal den zweiten Zeitgeber. Bleibt der Restart-Versuch erfolglos, so wird nach Ablauf der im zweiten Zeitgeber ebenfalls mittels
5 eines RC-Gliedes eingestellten Zeit t_2 ein Hold-Signal an den Mikrocomputer gegeben, das das System blockiert. Deshalb blockieren neben systematischen Fehlern auch zwei oder mehr zufällig hintereinander auftretende Fehler das System.

10 Es ist daher Aufgabe der Erfindung, die Blockierung des Systems bei zufälligen Fehlern zu verhindern.

Die Erfindung löst diese Aufgabe mit den im kennzeichnenden Teil des Anspruches 1 angegebenen Merkmalen.

15 Vorteilhafte Ausgestaltungen der Erfindung sind in den Unteransprüchen angegeben.

Die Figur zeigt ein Ausführungsbeispiel der Erfindung.

In der Figur ist der Ausgang P des Mikrocomputers MC, über den die Prüfpulse ausgegeben werden, mit dem ersten Eingang eines ODER-Gatters O verbunden, dessen
20 Ausgang mit dem Rücksetzeingang eines Zählers Z1 verbunden ist. Der Rücksetzausgang RESOUT des Mikrocomputers MC, über den der Mikrocomputer MC an seinem Rücksetzeingang RESIN empfangene Rücksetzimpulse durch
30 Impulse quittiert, ist mit dem zweiten Eingang des ODER-Gatters O verbunden. Der Ausgang des Zählers Z1

- 3 - 6.

ist sowohl mit dem Rücksetzeingang RESIN des Mikrocomputers MC als auch mit dem Takteingang eines ersten Flip-Flops FF1 und eines zweiten Flip-Flops FF2 verbunden. Während der Dateneingang des Flip-Flops FF1 auf logisch "1" liegt, ist sein Setzeingang auf logisch "0" (Masse) gelegt. Der Rücksetzeingang des Flip-Flops FF1 ist mit dem Ausgang und der \bar{Q} -Ausgang ist mit dem Rücksetzeingang eines Zählers Z2 verbunden. Der Q-Ausgang des Flip-Flops FF1 ist mit dem Dateneingang des Flip-Flops FF2 verbunden. Der Setzeingang des Flip-Flops FF2 liegt an logisch "0" (Masse), dagegen ist sein Rücksetzeingang mit dem Prüfausgang P des Mikrocomputers MC verbunden. Der \bar{Q} -Ausgang des Flip-Flops FF2 ist mit dem Enable-Eingang des Zählers Z2 verbunden. Sein Q-Ausgang bildet den Ausgang A der erfindungsgemäßen Überwachungsschaltung.

Schließlich ist der Ausgang eines Taktgebers TG mit dem Takteingang des Zählers Z1 und über einen Teiler T mit dem Takteingang des Zählers Z2 verbunden.

Anhand der drei möglichen Fälle, daß überhaupt kein Fehler, daß nur ein einzelner Fehler und daß eine Reihe von Fehlern auftritt, soll die Funktion der Erfindung erläutert werden.

Es sei nun zuerst der Fall betrachtet, daß der Mikrocomputer fehlerfrei arbeitet und die Prüfpulse an seinem Prüfausgang P den vorgegebenen zeitlichen Abstand t nicht überschreiten. Der Zähler Z1 beginnt zu zählen. Er wird durch jeden Prüfpuls am Ausgang P des Mikrocomputers zurückgesetzt. Der Zähler Z1 hat nun so viele Stufen, daß an seinem Ausgang erst dann ein Überlauf entsteht, wenn zwischen zwei aufeinanderfolgenden Prüfpulsen der vorgegebene zeitliche Abstand t über-

27.02.82

3207120

-4 7-

schritten wird. Solange dieser Abstand nicht überschritten wird - was bei dem hier diskutierten Fall angenommen ist - erhalten die beiden Flip-Flops keinen Takt. Sie bleiben deshalb im Grundzustand:

- 5 Während an ihren Q-Ausgängen eine logische "0" anliegt, steht an ihren \bar{Q} -Ausgängen eine logische "1" an. Durch die logische "1" am \bar{Q} -Ausgang des Flip-Flops FF1 bleibt der Zähler Z2 gesperrt.

- 10 Im zweiten Fall, daß ein einmaliger Fehler auftritt, laufen folgende Vorgänge ab:

- Weil wegen des Fehlers der vorgegebene zeitliche Abstand t zweier aufeinanderfolgender Prüfpulse überschritten wird, geht der Ausgang des Zählers Z1 von logisch "0" auf logisch "1". Deshalb liegt gleichzeitig am Rücksetzeingang RESIN des Mikrocomputers sowie an den Takteingängen beider Flip-Flops eine logische "1", die den Mikrocomputer zurücksetzt und außerdem beim Flip-Flop FF1 die Übernahme der logischen "1" vom Dateneingang an den Q-Ausgang bewirkt.

- 20 Weil am \bar{Q} -Ausgang des Flip-Flops FF1 nun eine logische "0" anliegt, wird der Zähler Z2 zum Zählen freigegeben. Wegen der Eigenverzögerung des Flip-Flops FF1 übernimmt der Q-Ausgang des Flip-Flops FF2 nicht sofort die logische "1" von seinem Dateneingang an seinen Q-Ausgang, viel-

- 25 mehr bleibt der Q-Ausgang auf logisch "0". Der Mikrocomputer quittiert die logische "1" an seinem Rücksetzeingang RESIN durch einen Impuls an seinem Rücksetz-
ausgang RESOUT, der den Zähler Z1 zurücksetzt, so daß er erneut zu zählen beginnt. Gibt der Mikrocomputer an
30 seinem Prüfausgang P einen Prüfpuls ab, so wird der Zähler Z1 erneut zurückgesetzt. Trifft der Prüfpuls vom Mikrocomputer ein, bevor am Ausgang des Zählers Z1 zum zweiten Mal ein Überlauf entsteht - wie es bei einem einmaligen Fehler der Fall ist -, so erhalten weder beide Flip-Flops
35 einen Taktimpuls noch der Mikrocomputer einen Rücksetz-

-7-8.

impuls. Sobald am Ausgang des Zählers Z2 eine logische "1" anliegt, wird dadurch das Flip-Flop FF1 und somit auch der Zähler Z2 zurückgesetzt, weil der \bar{Q} -Ausgang des Flip-Flops FF1 mit dem Rücksetzeingang des Zählers Z2 verbunden ist. Die Zeit, die vergeht, bis am Ausgang des Zählers Z1 ein Überlauf in Form einer logischen "1" auftritt, stimmt mit dem vorgegebenen zeitlichen Abstand t zweier aufeinanderfolgender Prüfimpulse überein. Die Zeit t_{Z2} , welche der Zähler Z2 braucht, bis an seinem Ausgang ein Überlauf auftritt, ist größer gewählt als die Zeit t . Für t haben sich Werte von 10 ms bis 40 ms und für die Zeit t_{Z2} ein Wert von etwa 20 s als vorteilhaft erwiesen.

Schließlich sei noch der dritte Fall betrachtet, daß mehrere Fehler nacheinander auftreten. Wenn nach dem vorgegebenen zeitlichen Abstand t zum ersten Mal ein Überlauf am Zähler Z1 auftritt, erhalten beide Flip-Flops einen Takt und der Mikrocomputer einen Rücksetzimpuls. Der Zähler Z1 wird über den Rücksetzausgang RESOUT des Mikrocomputers zurückgesetzt und erneut gestartet. Der Zähler Z2 wird vom Flip-Flop FF1 freigegeben und beginnt zu zählen. Soweit laufen die gleichen Vorgänge wie bei einem einmaligen Fehler ab. Weil nun in dem hier diskutierten Fall mehrere Fehler nacheinander auftreten sollen, wird am Ausgang des Zählers Z1 wieder ein Überlauf in Form einer logischen "1" t Sekunden nach dem Rücksetzimpuls auftreten.

Deshalb erhält der Mikrocomputer einen zweiten Rücksetzimpuls und beide Flip-Flops erhalten einen Taktimpuls. Das Flip-Flop FF2 übernimmt jetzt die logische "1" von seinem Dateneingang an seinen Q -Ausgang. Die logische "1" am Q -Ausgang dient zur Anzeige eines Fehlers. Weil der \bar{Q} -Ausgang des Flip-Flops FF2 mit dem Enable-Eingang des

27.00.00

3207120

-49-

Zählers Z2 verbunden ist, wird der Zähler Z2 wegen der logischen "0" an diesem Ausgang angehalten. Der Zähler Z1 zählt zyklisch weiter: Jedesmal wenn ein neuer Überlauf an seinem Ausgang auftritt, werden zuerst der Mikrocomputer und dann der Zähler Z1 zurückgesetzt, der darauf erneut zu zählen beginnt. Es werden nun solange Rücksetzimpulse im zeitlichen Abstand t an den Mikrocomputer gegeben, bis der Mikrocomputer an seinem Prüfausgang P einen Prüfimpuls abgibt, sei es, daß die Fehler durch die wiederholten Rücksetzimpulse oder von Hand beseitigt worden sind. Der Prüfimpuls am Prüfausgang P des Mikrocomputers setzt den Zähler Z1 und das Flip-Flop FF2 zurück. Am \bar{Q} -Ausgang des Flip-Flops FF2 liegt nun wieder eine logische "1", die den Zähler Z2 freigibt. Der Zähler Z2 zählt weiter bis an seinem Ausgang ein Überlauf auftritt, der das Flip-Flop FF1 zurücksetzt. Damit setzt sich aber auch der Zähler Z2 wegen der Verbindung zwischen dem \bar{Q} -Ausgang des Flip-Flops FF1 und seinem Rücksetzeingang selbst zurück.

Die Erfindung weist folgende Vorteile auf: Zufällig auftretende Fehler im Mikrocomputer werden durch die automatisch ausgelösten Rücksetzversuche behoben, ohne daß ein Fehler angezeigt, und ohne daß das System blockiert wird. Fehler, die in kürzeren zeitlichen Abständen auftreten, verursachen eine Fehleranzeige, denn sie lassen eine systematische Störung vermuten. Sie bewirken jedoch keine Blockierung des Systems, sondern es werden in gleichen Zeitabständen Rücksetzversuche unternommen. Verursacht z.B. eine außerhalb des Systems liegende Störquelle einen Dauerfehler im Mikrocomputer, so wird der Mikrocomputer durch die automatischen Rücksetzversuche selbsttätig neu initialisiert, sobald die Störquelle beseitigt ist.

~~7-10.~~

Das angegebene Ausführungsbeispiel der Erfindung weist gegenüber der bekannten Überwachungsschaltung noch einen weiteren Vorteil auf: Weil bei diesem Ausführungsbeispiel an Stelle von Monoflops mit RC-Gliedern Taktgeber, Zähler und Teiler zur Zeiteinstellung verwendet werden, ist der zeitliche Abstand t zweier aufeinanderfolgender Prüfpulse nicht nur leicht veränderbar, sondern auch genauer einstellbar.

27.02.82

17.

3207120

Nummer:
Int. Cl.³:
Anmeldetag:
Offenlegungstag:

3207120
G06F 11/32
27. Februar 1982
8. September 1983

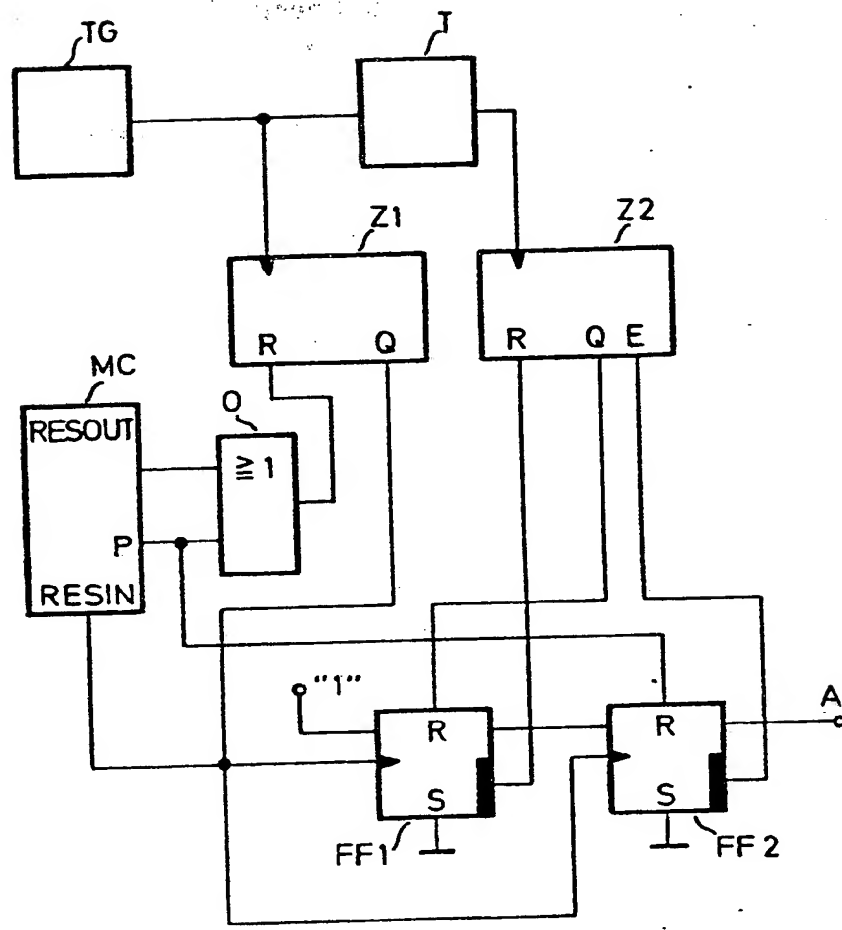


Fig.

zu TE KA DE P 82532